

DSP-блоки СБИС ПЛ, оптимизируемые под конкретные задачи

DSP-блоки переменной точности

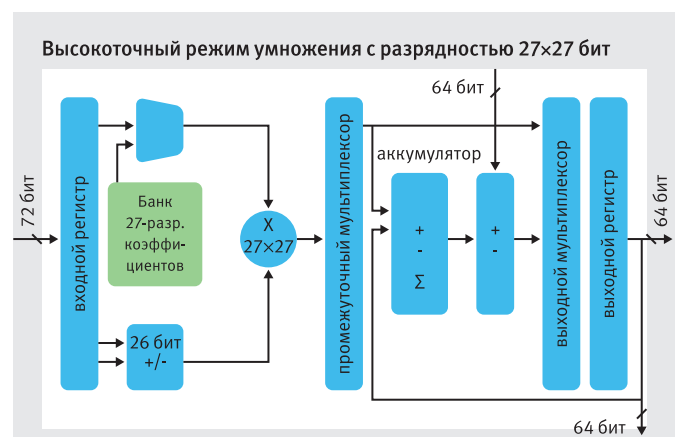
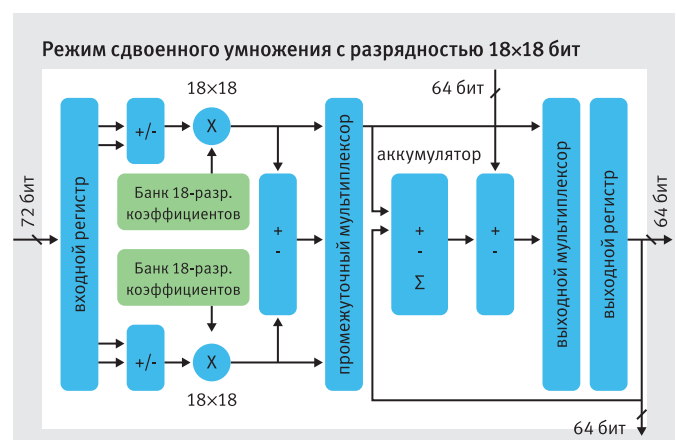
Как известно, качество костюма только тогда бывает хорошим, когда он сшит из отменного материала. То же самое можно сказать и о сверхбольших интегральных схемах программируемой логики. Многие семейства СБИС ПЛ разных поколений содержали блоки цифровой обработки сигнала (DSP-блоки), позволявшие достигать значительной вычислительной мощности при реализации приложений. Однако архитектура этих DSP-блоков от семейства к семейству практически не изменялась, ограничивая разработчика возможностью реализации умножителей фиксированной точности с разрядностью 18×18 или 18×25 бит. В настоящее время ситуация изменилась.

Корпорация Altera совершила качественный скачок, встроив новые высокопроизводительные DSP-блоки переменной точности в СБИС ПЛ, выпускаемые по технологии 28 нм. Архитектура новых DSP-блоков может быть адаптирована к конкретным требованиям различных приложений, стоящим перед разработчиками современного электронного оборудования. Например, в системах видеонаблюдения достаточно, как правило, 9–12-битного разрешения умножителей, а в задачах радиолокации требуются операции умножения с очень высокой точностью или с полной двойной точностью с плавающей запятой.

Дополнительные функции DSP-блоков переменной точности

DSP-блоки переменной разрядности 28-нм семейств СБИС ПЛ поддерживают несколько режимов работы и имеют ряд дополнительных возможностей, позволяющих осуществлять реализацию различных функций цифровой обработки сигналов. На рисунке показаны варианты использования таких блоков микросхем семейства Stratix V в различных режимах — сдвоенного умножения с разрядностью 18×18 бит и высокоточном режиме умножения с разрядностью 27×27 бит.

Различные варианты использования DSP-блоков переменной точности семейства Stratix V



DSP-блоки микросхем семейств Arria V и Cyclone V поддерживают сдвоенный режим умножения с разрядностью 18×18 бит и высокоточный режим с разрядностью 27×27 бит. Если в приложении требуется большая разрядность умножения, то DSP-блоки могут быть объединены для создания более широких функций. В таблице приведены примеры использования аппаратных ресурсов ЦОС СБИС ПЛ для решения различных задач умножения.

Таблица. Режимы умножения, поддерживаемые DSP-блоками переменной точности

Режим умножения	Аппаратные ресурсы	Применение
Независимый режим 9×9	На одном DSP-блоке переменной разрядности можно реализовать три таких умножителя	Вычисления с низкой точностью с фиксированной запятой
Режим суммирования 18×18	На одном DSP-блоке переменной разрядности можно реализовать два таких умножителя	Вычисления со средней точностью с фиксированной запятой
Независимый режим 18×18 с 32-битным разрешением		
Независимый режим 18×25 или 18×36	Требуется один DSP-блок переменной разрядности	Вычисления с высокой точностью с фиксированной запятой
Независимый режим 27×27		Вычисления с высокой точностью с фиксированной запятой, или вычисления с одинарной точностью с плавающей запятой
Независимый режим 36×36	Требуется два DSP-блока переменной разрядности	Вычисления со сверхвысокой точностью с фиксированной запятой
Независимый режим 54×54		Вычисления с двойной точностью с плавающей запятой
Комплексное умножение 18×18		БПФ с оптимизацией по использованию аппаратных ресурсов
Комплексное умножение 18×25	Требуется три DSP-блока переменной разрядности	БПФ с увеличением разрядности промежуточных результатов
Комплексное умножение 18×36	Требуется четыре DSP-блока переменной разрядности	БПФ с высоким разрешением по частоте
Комплексное умножение 27×27		Комплексное БПФ одинарной точности

DSP-блоки переменной точности также имеют несколько дополнительных функций для поддержки ресурсоемких алгоритмов ЦОС, таких как фильтрация с конечной импульсной характеристикой (КИХ-фильтры) или быстрое преобразование Фурье (БПФ):

- предварительное суммирование/вычитание для поддержки реализаций симметричных КИХ-фильтров;
- пост-суммирование/вычитание для поддержки реализаций систолических КИХ-фильтров;
- 64-разрядный накапливающий сумматор;
- хранение коэффициентов фильтра внутри DSP-блока;
- регистр обратной связи и мультиплексор.

Если реализация системы ЦОС с фиксированной запятой не укладывается в динамический диапазон приложения, разработчик должен перейти к реализации такой системы с использованием операций с плавающей запятой. DSP-блоки переменной точности новых семейств СБИС ПЛ Altera разработаны специально для поддержки операций с плавающей запятой. Умножение с плавающей запятой одинарной точности может быть реализовано с использованием всего одного DSP-блока, настроенного в высокоточном режиме. Для достижения двойной точности потребуется всего два DSP-блока.

Сокращение времени проектирования с помощью DSP Builder

Минимизация времени разработки является ключевым фактором в сокращении расходов на научно-исследовательские и опытно-конструкторские работы. Разработка алгоритма ЦОС может быть выполнена с использованием аппарата языка программирования С или в среде алгоритмической разработки, такой как MATLAB+Simulink. Однако процесс ручного перевода разработанного алгоритма на уровень описания аппаратуры (RTL) для реализации в СБИС ПЛ является, как правило, достаточно трудоемким. Для облегчения такого перевода Altera предлагает инструмент DSP Builder Advanced Blockset, который автоматизирует процесс конвертации. DSP Builder представляет собой дополнение к Simulink, которое автоматически генерирует языковое описание аппаратуры (HDL) с соответствующим уровнем конвейерной обработки для удовлетворения требований по максимальной рабочей частоте (F_{max}) и латентности, установленных на системном уровне в среде Simulink.

Таким образом, разработав инновационную архитектуру DSP-блоков переменной точности, адаптируемую к требованиям задачи, и предлагая мощные средства разработки с широким спектром IP-ядер ЦОС, корпорация Altera представляет целостный и структурированный подход к разработке систем цифровой обработки сигналов. Использование качественного и современного «ЦОС-материала» позволяет разработчикам создавать более мощные и эффективные системы, удовлетворяющие как нынешним, так и ожидаемым требованиям.

WWW.ALTERA.RU



ПОСТАВКА ПРОДУКЦИИ И ТЕХНИЧЕСКАЯ ПОДДЕРЖКА

САНКТ-ПЕТЕРБУРГ:

Т.: (812) 327-8654
Ф.: (812) 320-1819
E-MAIL: ZAV@EFO.RU

МОСКВА:

(495) 933-0743
MOSCOW@EFO.RU

КАЗАНЬ:

(843) 518-7920
KAZAN@EFO.RU

ЕКАТЕРИНБУРГ:

(343) 278-7136
URAL@EFO.RU

РОСТОВ-НА-ДОНУ:

(863) 220-3679
ROSTOV@EFO.RU

ПЕРМЬ:

(342) 220-1944
PERM@EFO.RU

НИЖНИЙ НОВГОРОД:

(831) 434-1784
NNOV@EFO.RU

WWW.EFO.RU

KORPUSA.RU ■ MYMCU.RU ■ ALTERA.RU ■ POWEL.RU ■ WLESS.RU ■ INFIBER.RU ■ EFO-POWER.RU ■ EFO-ELECTRO.RU ■ GOLLEDGE.RU ■ EFOMETRY.RU